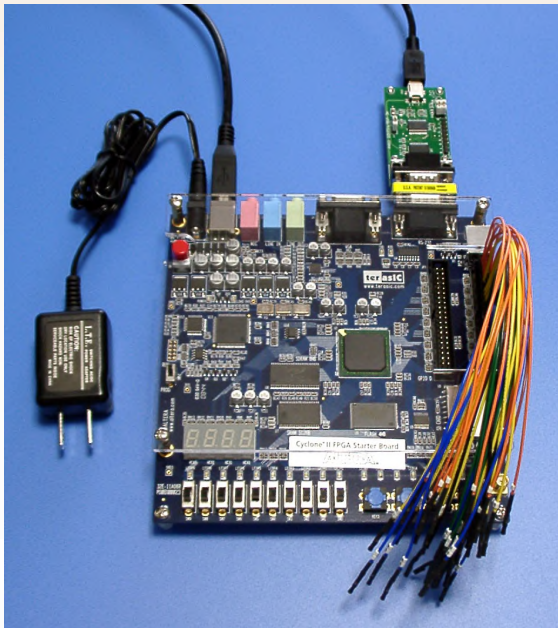


ポケットロジアナ

PL-510



多機能

アナログ波形の表示ができます。
測定したデータをリアルタイムで圧縮します。
お客様開発の基板のFPGA内の信号を測定できます (IPアダプタオプションが必要です)。

波形をWordへ貼り付け

ロジックアナライザやパターンジェネレータの波形をWordへコピーできます。

USB

パソコンとの通信はUSB-RS232C変換ボードで行います。コネクタはminiBです。

低価格

ロジックアナライザを構成するために必要な金額は3ページ目をご覧ください。

特長

ロジックアナライザ

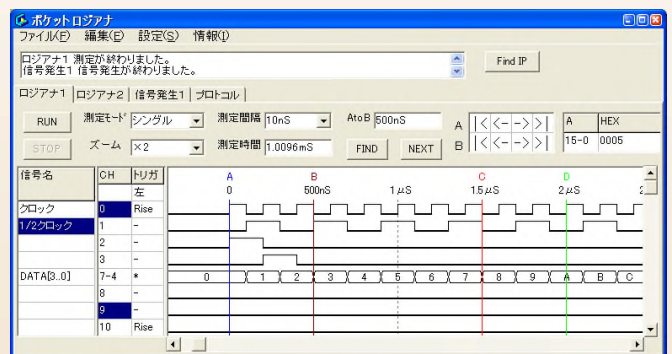
テストクリップ (プローブ) を使って測定する通常のロジックアナライザです。
100MHzのサンプリングスピード
32チャンネル
4096bit/ch (リアルタイム圧縮機能付)

パターンジェネレータ

通常のパターンジェネレータです。
100MHzの発生スピード
32チャンネル
256bit/ch
パターンジェネレータの発生データは、波形エディタを用いて簡単に作成できます。

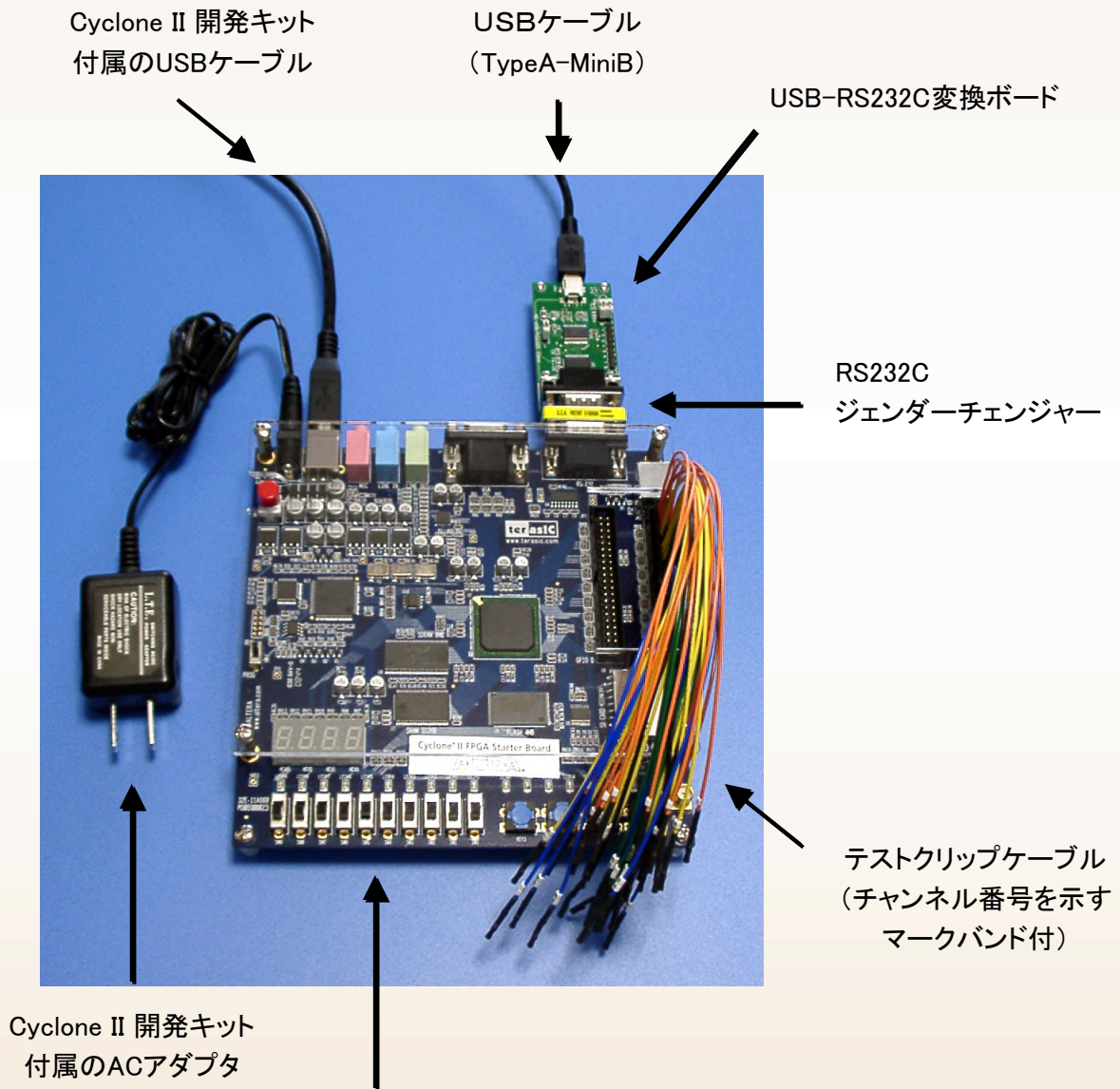
プロトコルアナライザ

ロジックアナライザで測定した232CやI²C、SPI、MICROWIREなどのシリアル信号を解析できます。



PL-510の構成です。 ○：標準添付 ×：オプション（お客様の方でご用意ください）

型式 (税込価格)	PL-510USB (¥16,800)	PL-510AC2 (¥42,000)
USBケーブル(TypeA-MiniB)	○	○
USB-RS232C変換ボード	○	○
RS232Cジェンダーチェンジャー	○	○
IPアダプタ	×	×
Cyclone II FPGAスタータ開発キット	×	○
テストクリップケーブル	×	×
テストクリップ	×	×



Cyclone II 開発キット
付属のACアダプタ

Cyclone II FPGA スタータ開発キット
DK-CYCII-2C20N (Digi-Keyで¥16,000程度)

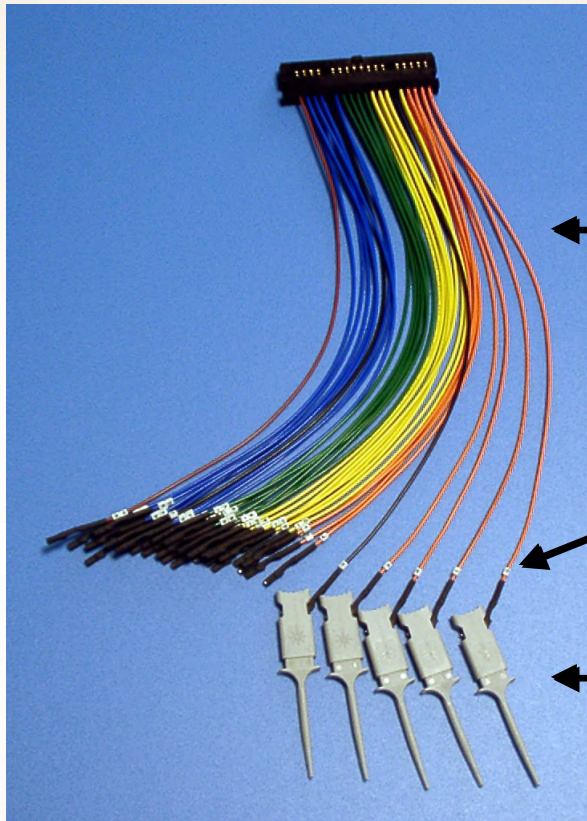
下記はテストクリップケーブルTC33C-AC2-N（税込¥9,450）です。

テストクリップはお客様の方でご用意ください。

HOOK DOUBLE GRIP TEST CONN GRAY 灰色（461-1011-ND） ¥266

Digi-Key（<http://dkc1.digikey.com/jp/digihome.html>）から入手できます。

価格は参考です。HOOK DOUBLE GRIP TEST CONN BLK 黒（461-1009-ND）もあります。



← テストクリップケーブル
（TC33C-AC2-N）

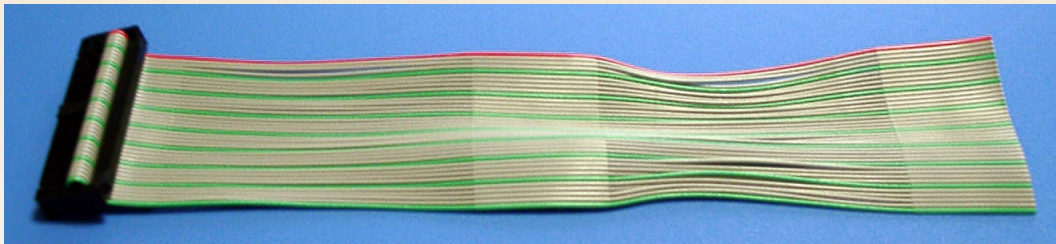
← チャンネル番号を示す
マークバンド付

← HOOK DOUBLE GRIP TEST
CONN GRAY
（461-1011-ND）
お客様の方でご用意ください

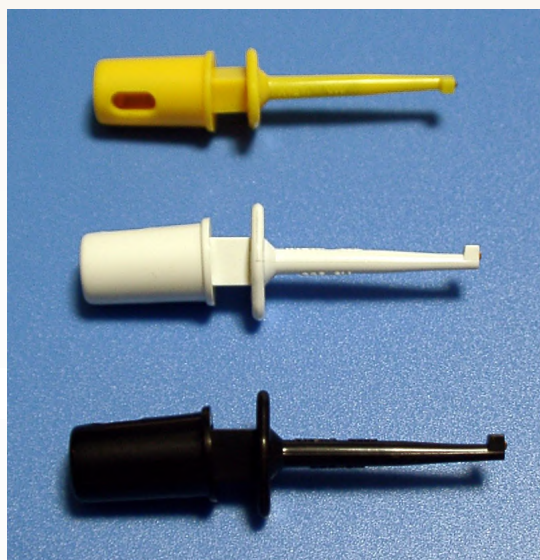
ロジックアナライザを構成するための最低金額です（2009.2.18現在の価格です）。

品名	メーカー	購入先	型式	単価 （税込）	数量	金額 （税込）
ポケットロジアナ		エムビーウェア	PL-510USB	16,800	1	16,800
Cyclone II FPGAスタータ 開発キット	アルテラ	Digi-Key		15,766	1	15,766
MILソケットコネクタハーネス フラットケーブルタイプ		ミスミ	MILSF-S-B -40-0.2	547	1	547
ICテストクリップ 黄	ミヤマ電器	マルツパーツ館	MJ-033-キ	69	33	2,277
ICテストクリップ 黒	ミヤマ電器	マルツパーツ館	MJ-033-クロ	78	2	156
					合計	35,546

ミスミのMILソケットコネクタハーネス (MILSF-S-B-40-0.2)



ミヤマ電器のICテストクリップ

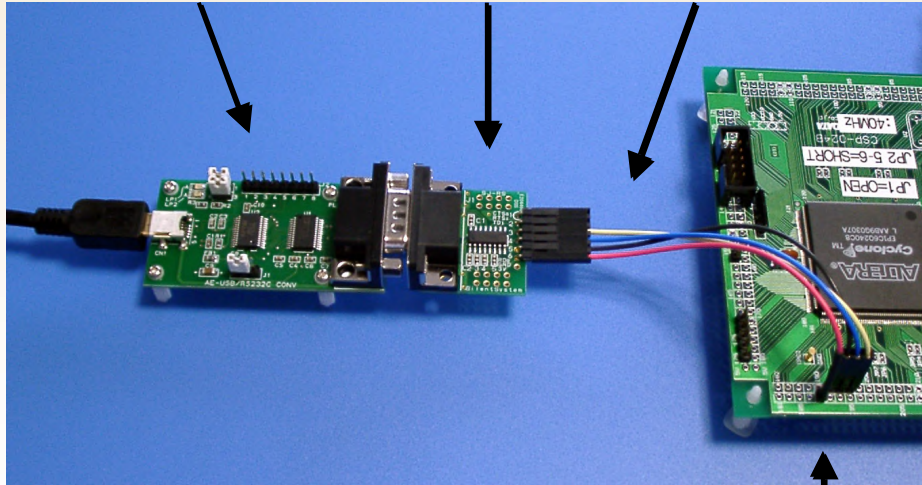


上記ハーネスとクリップを使う場合、半田付けによるMILソケットコネクタハーネスとICテストクリップの接続が必要です。弊社製テストクリップケーブルTC33C-AC2-Nと、テストクリップHOOK DOUBLE GRIP TEST CONN GRAYの組合せでは半田付けは不要です。

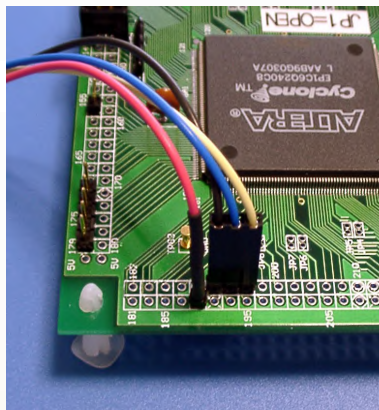
Cyclone II FPGA スタータ開発キット以外のFPGA基板の内部信号を見るには、オプションのIPアダプタ (OP-510RS、税込 ¥ 4,725) でお客様開発の基板と接続します。IPアダプタには、RS232C-TTL変換ボードとIPケーブルが含まれます。

お客様開発の基板の上に搭載したFPGAのI/Oピン2本を、ポケットロジアナで使用します。2本のI/Oピンの電圧レベルは3.3Vです。

USB-RS232C変換ボード RS232C-TTL変換ボード IPケーブル

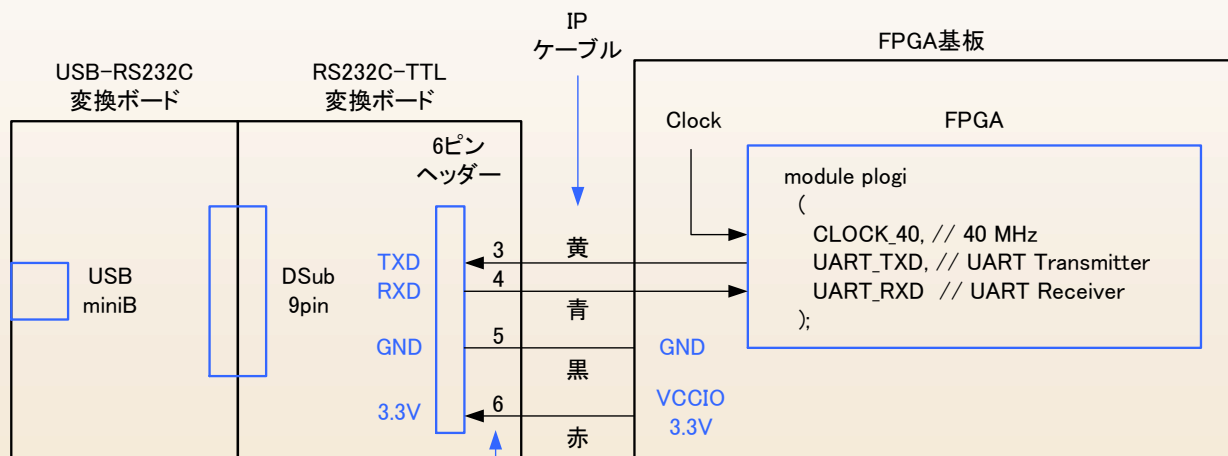


FPGA基板



FPGA基板上にピンヘッダ (4pin、または3pinと1pin) を立てます。

接続イメージ



基板にピン番号をシルク印刷しています。

使い易いユーザーインターフェース

ロジアナ画面

シングル
リピート
リピート保存
波形比較

×128～×1
～×1/8
全データ

測定開始
測定中断

クリックで
反転表示

カーソルAB, CDペアの切替

波形検索
・カーソル?ヘジャンプ
・時刻?ヘジャンプ
・CH?が値?ヘジャンプ

カーソルA、B間の時間

クリックでカーソル移動

クリックで反転表示されているCHの信号の変化点までジャンプ

クリックで
A→B→C→D

クリックで
HEX→BIN→DEC

カーソル位置の
値を16進表示

チャンネルを指定

ダブルクリックで
カーソル呼び出し

右クリックでトリガ条件選択
Rise Fall Either H L -

カーソルABペア
(ドラッグできます)

バス表示

カーソルCDペア
(ドラッグできます)

パターンジェネレータ画面

発生範囲を時間で指定

最大発生時間

すべての選択を解除

一回と連続

発生開始

発生中断

×20～×1

クリックで1行全体を選択

クリックで1セルを選択

ドラッグで複数セルを選択

選択部分を
'1'にする

クロック作成

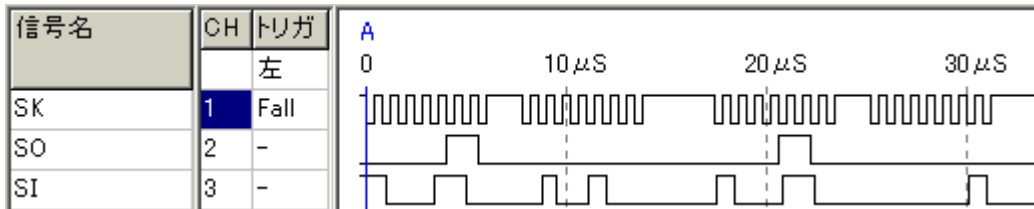
すべての波形を
'0'にする

選択部分を
'0'にする

ドラッグ時に選択
した時間を表示

プロトコルアナライザ機能

ロジックアナライザでシリアル信号を測定しても、データの値を読むことは簡単ではありません。下記は、MICROWIRE規格のシリアル信号をポケットロジアナで測定した時の波形です。



ロジアナ1 | 信号発生1 | プロトコル

解析 CLEAR

```

200nS TX=0600
RUN
200nS RX=8C48
測定中
8.9 μS TX=0C00
STOP
8.9 μS RX=8C02
測定中
18.1 μS TX=2E00
18.1 μS RX=8C32
測定中
27.8 μS TX=2D2D
27.8 μS RX=8C30
測定中
36.1 μS TX=2D2D
36.1 μS RX=8000
測定終了
    
```

プロトコルアナライザを使えば、上記のような波形が示すデータを16進や10進で表示できます。さらに、データ0600Hex なら、RUNコマンドであるなどの表示も行います（スクリプト）。

解析機能の設定は画面上で簡単に行えます。

プロトコル MICROWIRE.ptc

項目	設定
通信方式	同期シリアル(Bit単位)
ロジアナNo	1
クロックCH	1
送信CH	2
受信CH	3
クロックエッジ	Rise
MSB/LSBファースト	MSB
解析開始点	データの最初
時間表示	絶対
パート1 パート長	16
パート1 送信マスク	
パート1 送信表示	TX=,HEX,,青
パート1 受信マスク	
パート1 受信表示	RX=,HEX,,緑

設定やスクリプトを編集することにより、多くのシリアルインターフェースに対応できます。標準では、下記のインターフェースに対応しています。

RS232C I²C SPI QSPI MICROWIRE
非同期シリアル汎用 同期シリアル汎用

<スクリプトの例>

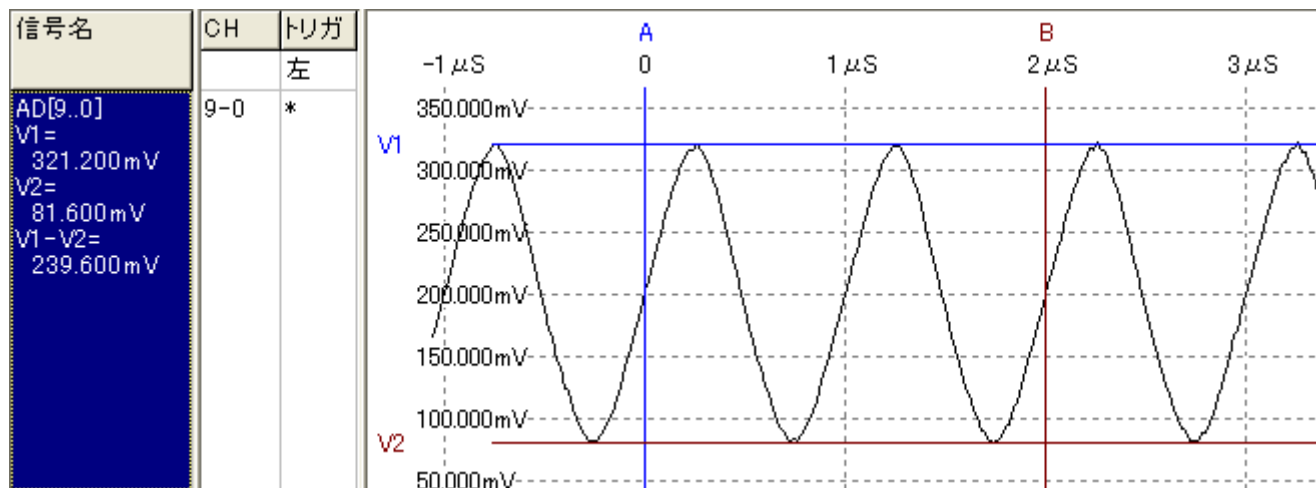
```
if TX1 and $FF00 = $0600 then Display(RUN);
```

I²CのStandard Mode, Fast Mode, 7bit Address に対応しています。High Speed Mode, 10bit Address, 複合フォーマットには対応していません。I²Cプロトコルの全てに対応している訳ではありません（基本的な動作のみです）。I²Cの解析では、上記パート設定やスクリプトが使えません。

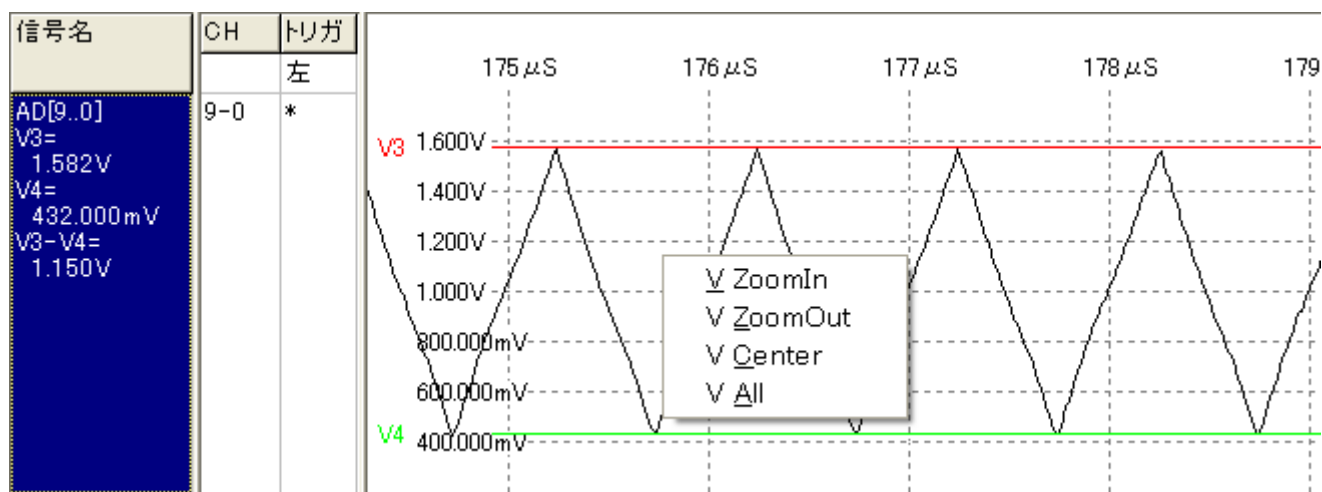
アナログ波形表示機能

AD変換器の出力を取り込むなどの場合、アナログ波形を表示することができます。

サイン波（1MHz）の表示例

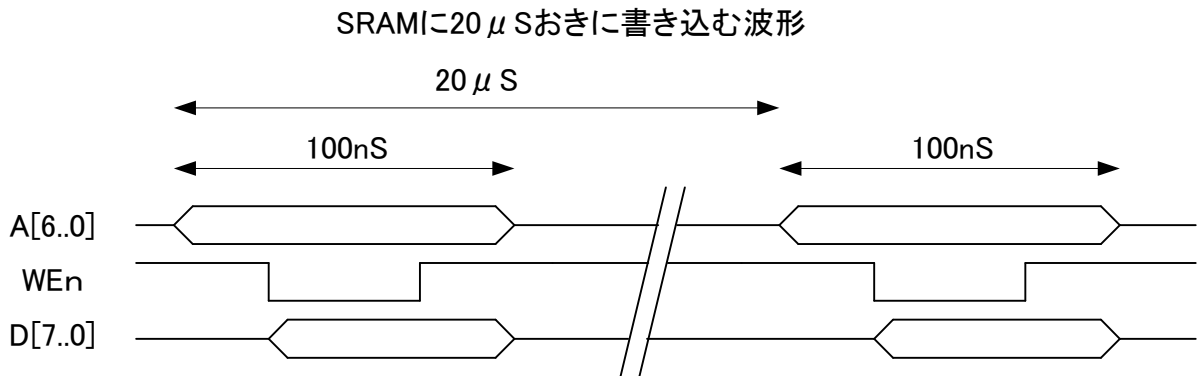


三角波（1MHz）の表示例

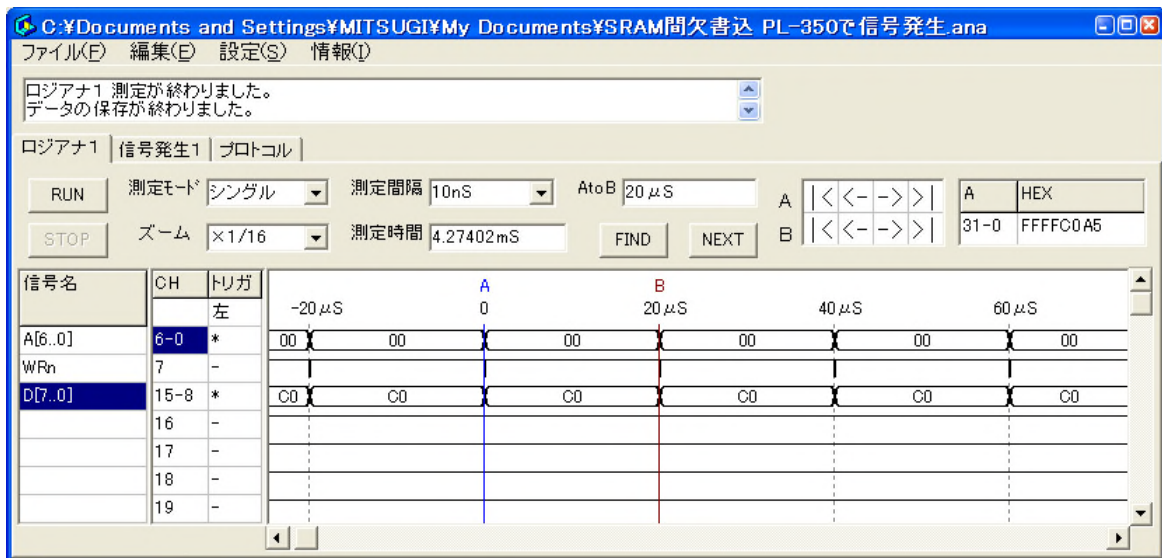


リアルタイム圧縮機能

チャンネル当たり4Kサンプルのロジックアナライザで、10nS間隔でサンプリングすると、測定時間は40.96 μ Sとなります。この条件で、下記のような間欠的に変化する波形を測定するとSRAMにアクセスする部分を3回しか捉えることができません。



ポケットロジアナでは、波形の変化の無い部分を1/128にリアルタイム圧縮しますので、より長時間の測定ができます。下記では測定時間が4.27mS (40.96 μ S の約104倍) になっています。これは427Kbitのメモリ長に相当します。



- 1 圧縮率は波形により異なります。間欠的に変化する波形では、圧縮率が高くなります。波形が測定間隔で常に変化しているチャンネルがあると、全く圧縮しません。

仕様

テストクリップ（プローブ）を使って測定する ロジックアナライザ

チャンネル数	32ch
サンプリング 周波数、間隔	100MHz、10nS~50mS
最小測定パルス幅	10nS
データ数/ch	4096bit
入力電圧レベル	3.3V
しきい値	High=1.7V Low=0.8V
入力電圧範囲	-0.5V~4.0V
ダンピング抵抗	47Ω
トリガ条件	立上り、立下り、HLのパターン
トリガ位置	左、中央、右
表示倍率	×128、 $\cdot\cdot\times 2$ 、×1、×1/2、 $\cdot\cdot\times 1/256$ 、 全データ
カーソル測定	時間差
ステート測定	BIN、DEC、HEX
データ転送時間	約5秒
入力コネクタ	2.54pitch 40pinBOXヘッダ

FPGA内部の信号を測定する ロジックアナライザIP

チャンネル数	64ch、32ch、16ch
クロック周波数	最小8MHz、最大200MHz前後（FPGAのス ピードグレードによる）
サンプリング間隔	クロック周波数が100MHzのとき、 10nS、20nS、50nS~50mS
データ数/ch	4K、1K
対応FPGA	Cyclone（アルテラ社）

テストクリップ（プローブ）を使って 接続するパターンジェネレータ

チャンネル数	32ch
クロック周波数、 発生間隔	100MHz、10nS~50mS
最小発生パルス幅	10nS
データ数/ch	256bit
出力電圧レベル	3.3V
ダンピング抵抗	47Ω
表示倍率	×20、×10、×5、×2、×1
出力コネクタ	2.54pitch 40pinBOXヘッダ

FPGA内部で信号を発生する パターンジェネレータIP

チャンネル数	64ch、32ch、16ch
クロック周波数	最小8MHz。最大200MHz前後 （FPGAのスピードグレードによる）
発生間隔	クロック周波数が100MHzのとき、 10nS、20nS、50nS~50mS
データ数/ch	1K、256bit
対応FPGA	Cyclone（アルテラ社）

動作条件 & その他

USB2.0ポート付DOS/Vパソコン
Windows XP、Vista（Windows98、98SE、Me、2000
はサポートしていません）
メモリ：512MB以上（Vistaでは1GB以上）
画面解像度：800×600 以上

< 梱包内容 >

2ページ目の構成表にあるもの+CD-ROM
（マニュアルはCD-ROM内のPDFをご覧ください）

- 本製品は、くまもとテクノ産業財団 電子応用機械技術研究所からの技術移転を受けて商品化したものです。
- 仕様は予告なく変更される場合があります。

（有）エムビーウェア

〒862-0954

熊本市神水1-21-8-409

TEL/FAX 096-385-6312（お掛けになる場合、発信者番号通知が必要です）

<http://www.mbeware.com>

e-mail: mitsugi@mbeware.com